

Návrh a realizace neuronové sítě pro rozpoznávání signálů v jazyce VHDL

Design and implementation of neural network for signal recognition in VHDL language

Ing. Radek Holota

This article deals with a design of neural networks for signal recognition and system implementation in VHDL language. The neural networks are designed for the signal recognition and the suppression of the influence of interference. The networks are based on MIN/MAX nodes and a method of recognition in time domain is used.

Úvod:

Problematika rušení a identifikace signálů v prostředí s jeho vysokou úrovní se dostává v dnešní době do popředí zájmu. V mnoha oborech lidských činností se setkáváme s problémy způsobenými vzájemným rušením elektronických systémů. Způsoby eliminace jeho vlivu se zabývalo mnoho prací. V roce 2000 bylo navrženo řešení rozpoznávání signálů za pomoci neuronových sítí založených na adaptivních uzlech MIN/MAX s následnou softwarovou simulací v jazyce Borland C [1]. Principem je rozpoznávání signálu v časové oblasti a je založeno na principu naučení jednovrstvé neuronové sítě obsahující MIN/MAX uzly. Podrobnější informace o metodě s MIN/MAX uzly jsou v [1,2,3].

Tato práce se zabývá realizací systému využívající metodu dle [1] k rozpoznávání periodického signálu s rušením typu superponovaných špiček příp. změny průběhu v části periody. Citlivost na rušení je možné nastavovat prahovou hodnotou pro vyhodnocení odezvy systému. Nutné předpoklady pro použití tohoto navrženého systému je znalost frekvence signálu a referenční kanál se signálem shodné frekvence bez rušivých složek. Tento referenční kanál je použit pro synchronizaci makra neuronové sítě. Synchronizační impulsy jsou generovány při zjištění průchodu nulou u referenčního kanálu (REF_CHAN).

Pro realizaci celého systému bylo vybráno použití programovatelných logických obvodů FPGA. Využívání programovatelných logických polí v návrhu elektronických systémů má v současnosti velmi strmě stoupající trend a skýtá mnoho výhod. K návrhu a popisu struktur se využívají vyšší jazyky (např. VHDL, Verilog, Abel). V této práci je použit popis v jazyce VHDL a návrh byl tvořen pro využití obvodu FPGA firmy Altera FLEX 10K20. Částečná závislost na typu obvodu je z důvodu využití vnitřních paměťových bloků EAB, které obsahují právě tento typ obvodů viz. [4].

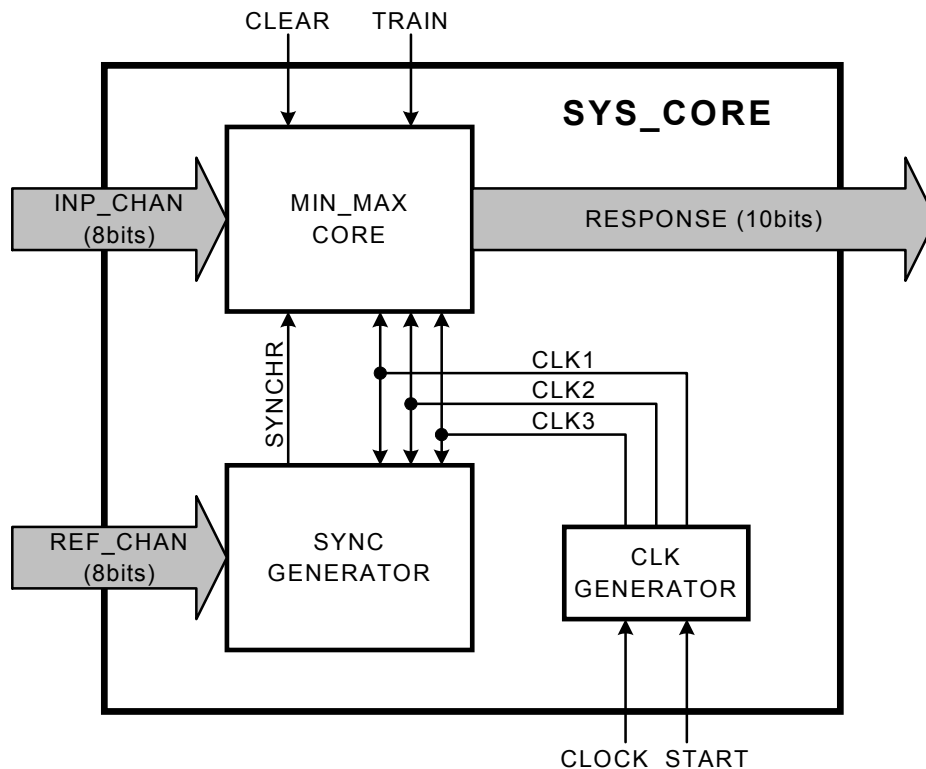
Popis návrhu ve VHDL:

Obecně při návrhu systému a jeho popisu v jazyce VHDL se využívá rozdělení systému na menší bloky (moduly), ze kterých se sestavuje výsledný rozsáhlejší systém po jejich úspěšném návrhu a simulaci. Jedná se tedy v první řadě o návrh celkové hierarchie (struktury), a pak o návrh základních bloků. Mohou být využity i univerzální bloky (makra) navržené již dříve. Nejvyšší vrstva hierarchie navrhovaného systému pro rozpoznávání je zobrazena na obr. 1. Skládá se z bloku (MIN_MAX CORE) realizujícího neuronovou síť složenou z MIN/MAX uzlů, z bloku generátoru synchronizačního signálu (SYNC GENERATOR) a bloku generátoru vnitřních hodinových signálů (CLK GENERATOR). Tyto bloky jsou samozřejmě opět složeny z menších bloků. Jsou to například bloky multiplexerů, čítačů, pamětí, komparátorů, registrů.

Vlastnosti systému:

Systém porovnává signál ve vstupním kanálu (INP_CHAN) s naučeným signálem a vrací odezvu (RESPONSE), která udává míru shodnosti signálů. Zároveň je systém citlivý na změnu fáze mezi vstupním a referenčním signálem tzn. můžeme kontrolovat i fázi mezi

těmito signály. Vstupní a referenční signál je v digitální formě s bitovou šířkou 8. Neuronovou síť v systému tvoří 512 MIN/MAX uzlů. Odezva systému je tedy v rozmezí 0 (pro různé signály) až 512 (pro shodné signály). Počet uzlů spolu s frekvencí vstupního signálu stanovují potřebnou vzorkovací frekvenci. Musí být zajištěno 512 vzorků na jednu periodu.



obr. 1

Závěr:

V předložené práci byl navržen systém pro rozpoznávání signálů a tento systém byl popsán v jazyce VHDL. Kontrola navrženého systému byla zatím provedena pouze simulací. V této době není zhotoven hardware realizující A/D převod vstupního a referenčního signálu takže nelze otestovat systém v reálném provozu.

Poděkování:

Tato práce je vypracována za podpory grantu GAČR 102/99/1074.

Literatura:

- [1] Holota, R.: „*Simulace neuronových sítí pro rozpoznávání signálů a jejich využití pro potlačení vlivu rušení*“, In: Elektrotechnika a informatika 2000, s. 35-36. Plzeň, Západočeská univerzita, 2000.
- [2] Trejbal, J.: „*Software realisation of colour pattern recognition system using n-tuple and min/max node techniques*“, Diplomová práce, Západočeská univerzita, 2000.
- [3] Holota, R., Trejbal, J., Wilkie, B.A.: „*Software realisation of a colour image recognition system with an image normalisation stage.*“, In: University of west Bohemia PROCEEDINGS. Plzeň, Západočeská univerzita, 2001, ISBN 80-7082-718-1, ISSN 1211-9652.
- [4] ALTERA, Device Data Book 1999.