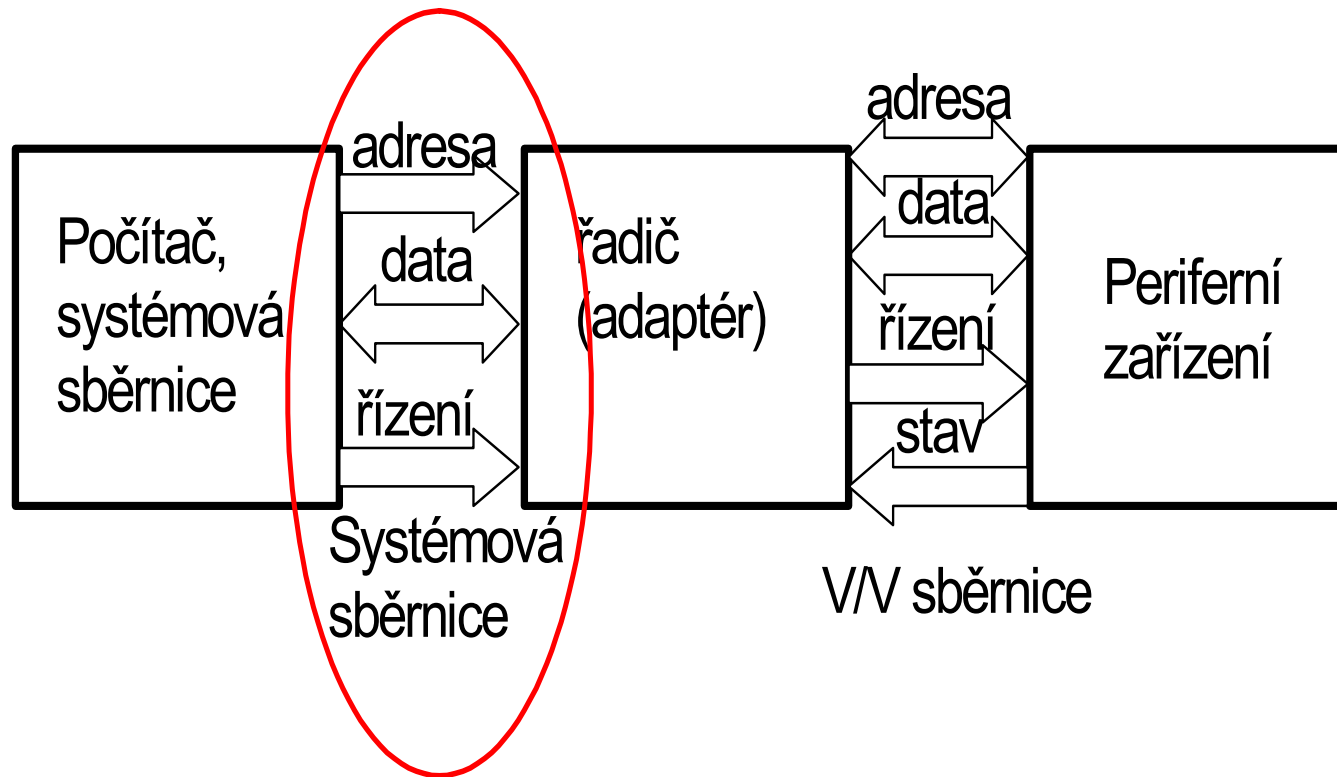


KONSTRUKCE SBĚRNICE PCI

Osnova přednášky

- Pozice systémové sběrnice ve výpočetním systému (opakování).
- Výčet funkcí systémové sběrnice.
- Výčet funkcí sběrnice PCI, rozdělení signálů.
- Role signálů sběrnice PCI.
- Závěr.

Pozice systémové sběrnice ve výpočetním systému



Funkce systémové sběrnice

- Systémová sběrnice je páteří počítače, její funkce jsou pro výpočetní systém důležité => existují sběrnice různé dokonalosti.
- Systémová sběrnice by měla pokrývat tyto funkce:
 - přenosy informace mezi prvky (registry, paměti) – přenosy dat a adres prvků,
 - přenos synchronizace a její případné využití při realizaci přenosů,
 - prostředky pro nulování logiky klientů sběrnice,
 - prostředky pro generování žádosti o přidělení sběrnice a poskytnutí sběrnice,
 - prostředky pro generování žádosti o přerušení,
 - prostředky pro testování počítače (nový pohled uplatněný poprvé u sběrnice PCI).

Fyzická realizace systémové sběrnice

- Realizace v PC:
Rozvod po systémové desce, je přivedena do konektoru systémové sběrnice, přes nějž komunikuje s dalšími komponentami (řadiči PZ) – PCI klienty.
- Náročnost rozvodů – omezení z hlediska rychlosti (paralelně vedené rozvody, konektor) – clock skew (posunutí informace na datových vodičích proti synchronizaci).

Posuzování rychlosti (systémové) sběrnice

- **Uplatňují se dva aspekty:**
 - šířka sběrnice [B]
 - synchronizace sběrnice (počet přenosů za jednotku času)
- Dnes snaha o realizaci přenosů tak, aby se realizovalo více přenosů v průběhu jednoho cyklu.
- Instalace zařízení vyžadujících vysokou rychlost přenosu – problém (přechod na dedikované spoje).
- Sériové point-to-point spoje.

Parametry a současné trendy

- ISA, EISA, PCI (a její další alternativy – PCI-X a PCI Express) – systémové sběrnice, které našly uplatnění v personálních počítačích.
- **Důvody pro přechod na vyšší typ systémové sběrnice** – zvýšily se požadavky na rychlost sběrnice (v důsledku zvyšování rychlosti procesoru) a na její šířku (v důsledku rozšíření sběrnice procesoru).
- **Kompatibilita zdola** - přechod z ISA na PCI: nutnost zachovat možnost používat v počítačích s vyšším typem sběrnice i starší typy radičů/adaptérů – Pentium se systémovou sběrnici PCI bylo vybavováno do nedávné doby konektorem ISA na systémové desce.
- Současný stav – disky IDE jsou připojitelné přes southbridge, který realizuje konverzi z PCI na ISA.

Příkazy sběrnice pro zařízení ve sběrnici PCI

- Jsou určeny směrem a typem transakce a adresovým prostorem, kterého se týkají.

I/O Read, I/O Write

Čtení a zápis do registrů

Memory Read, Memory Write

Čtení a zápis do registrů mapovaných do adresového prostoru paměti.

Komunikace s RVP (cache)

Memory Read Line

Čtení celého řádku RVP.

Důležité: operace se týkají RVP, nikoliv operační paměti.

Multiple Memory Read

Operace týkající se více než jednoho řádku paměti RVP. Řadič paměti načítá řádky dopředu – zrychlení operace.

Memory Write and Invalidate (zápis do paměti a zneplatnění)

Komunikace s RVP (cache)

- Funkce příkazu ***Memory Write and Invalidate***
zápis celého řádku RVP,
přepsané řádky nejsou aktualizovány v hlavní paměti,
tzn. nejsou odstraňovány z hlavní paměti – časová
úspora
aktualizace obsahu hlavní paměti – později
tato technika odpovídá technice známé jako Write
Back (jiná technika Write Through)

Komunikace s RVP (cache)

Dual Address Cycle

umožňuje pomocí 32 bitové sběrnice komunikovat se zařízeními, které pracují se 64 bitovým adresováním, adresa se posílá přes 32 bitovou směrnicí ve dvou cyklech.

Důležitý rys předcházejících příkazů:

- Nebyl specifikován počet přenášených dat – mělo by být součástí úvodní fáze komunikace.
- Vstupně – výstupní transakce měla pouze jednu datovou fázi – velmi silně omezující faktor.
- Řešení – ve sběrnici PCI – X (atributy) => kromě **adresové fáze** ještě následná **fáze atributů**

Příkazy pro manipulaci s konfiguračním prostorem

- Každé zařízení obsahuje **konfigurační prostor**, s nímž se manipuluje jinými instrukcemi než jsou instrukce pro práci s klasickými registry.
- Příkazy:
 - Configuration Read*** (čtení konfigurace)
adresace a čtení konfigurace
 - Configuration Write*** (zápis konfigurace)
adresace a zápis konfigurace
- Konfigurační prostor – viz dále

Další příkazy

- ***Special Cycle***

Příkaz ***Special Cycle*** zajišťuje tzv. „rozhlášení“:

Vysílá zprávy, které může číst každý agent sběrnice.

Typ zprávy je zakódován v obsahu linek AD [15 : 0], data odesílaná ve zprávě mohou být umístěna na linkách AD [31 : 16].

Jsou to spíše zprávy pro mosty (redukce) než pro běžná PZ.

Typy zpráv: *Shutdown* (vypnutí), *Halt* (zastavení procesoru).

Další příkazy

- ***Interrupt Acknowledge*** (potvrzení přerušení)
Čtení vektoru přerušení z řadiče přerušení do procesoru.

Mechanismus:

Po nastavení žádosti o přerušení některým klientem sběrnice PCI je nutno přenést vektor přerušení (ukazatel do tabulky přerušovacích vektorů, v níž je uložena počáteční adresa obslužné rutiny daného přerušení.

Obdoba obsluhy přerušení v počítači se sběrnicí ISA – tam se vektor přerušení odesílal v rámci komunikace mezi řadičem přerušení a procesorem.

Ve sběrnici PCI je pro tyto účely příkaz – čtení obsahu registru, kde je tato informace uložena.

Konfigurace zařízení ve sběrnici PCI a konfigurační prostor

- 256 registrů (sběrnice PCI) nebo až 1024 registrů (sběrnice PCI-X).
- Důvod:
automatická konfigurace paměťových prostorů,
vstup/výstupních prostorů, linek požadavků přerušení,)
umožnění Plug and Play
konfigurace má podporu v BIOSu a operačním systému
- Princip využití: po hardwarovém vynulování nebo zapnutí jsou zařízení na sběrnici PCI dostupná pouze k operacím zápisu a čtení konfigurace, nejsou možné žádné paměťové a vstup/výstupní operace.

Konfigurační prostor

- Záhlaví:
ID výrobce, ID zařízení, ID třídy zařízení
- Další informace:
Class code – hlavní funkce zařízení – 3 slabiky: základní třída, podtřída, programovací rozhraní (je-li standardizováno).
- Ostatní pole záhlaví – registry zařízení - specifikují operace čtení i zápisu.
Registr Command:
Specifikuje, jak bude příkaz interpretován.
Specifikuje chování zařízení – je možné jeho obsah číst i zapisovat. Po vynulování nebo vypnutí zařízení jsou všechny bity vynulovány, budou se nastavovat příkazem pro zápis konfigurace.

Význam bitů registru *Command*

- Bit 0 – **IO Space** (*vstup/výstupní prostor*)
Povoluje odpověď zařízení na přístupy ke vstup/výstupnímu prostoru.
- Bit 1 – **Memory Space** (*paměťový prostor*)
Povoluje odpověď zařízení na přístupy k paměťovému prostoru.
- Bit 2 – **Bus Master**
Povoluje, aby zařízení fungovalo jako iniciátor.
- Bit 3 – **Special Cycles**
Povoluje odpověď zařízení na operace speciálního cyklu.
- Bit 4 – **Memory Write and Invalidate**
Povoluje zařízení možnost využít tento příkaz v režimu iniciátora.

Význam bitů registru *Command*

- **Bit 5 – VGA palette snoop**
Povoluje sledování zápisů do registrů palety.
- **Bit 6 – Parity error response** (*odpověď na chybu parity*)
Bit je nastaven: normální reakce na chybu parity nebo kontroly ECC, tzn. generování signálu PERR.
Bit není nastaven: chyba se zaznamená pouze do stavového registru a zařízení.
- **Bit 7 – Stepping control** (*řízení krokování*)
Řízení krokování adres a dat při datových přenosech.
- **Bit 8 – SERR enable**
Povolení generování signálu SERR.
- **Bit 10 – Interrupt enable**
Povolení generování žádosti o přerušení.

Konfigurační prostor – shrnutí a zobecnění

- Registr *Command* není jediným registrem konfiguračního prostoru.
- Další je např. registr *Status*
Součástí je např. bit *Interrupt Status*: je nastaven na “1” před vydáním signálu *INT x* – tzn. říká, že bylo generováno přerušení a čeká se na obsluhu.
Indikace ukončení operace iniciátorem.
Došlo k chybě, hlášeno signálem SERR.
Došlo k chybě parity, hlášeno signálem PERR.
- Každé zařízení má svůj konfigurační soubor. Ten v sobě reflektuje podmínky, za nichž se budou periferní operace provádět (stanoveno dopředu) a stav provádění periferní operace.

Konfigurační prostor – shrnutí a zobecnění

- Předcházející výklad se týkal zařízení typu 0 (tzn. periferních zařízení).
- Zařízení typu **most** (redukce) mají rovněž konfigurační prostory – ty mají jinou podobu.

Příklad: jeden z bitů určuje, zda bude na primární sběrnici přenášena informace o chybě vzniklé na sekundární sběrnici.

Základní protokol sběrnice PCI

- PCI sběrnice je sběrnice typu **multimaster**, tzn.:
 - Přenosy mohou být iniciovány nejen procesorem, ale také **PCI klienty** (komponentami ve sběrnici PCI (řadiči PZ, nebo zařízením typu PCI most).
 - PCI klienti jsou vybaveni schopností **řídít přenosy přes sběrnici PCI**, tzn. :
chovat se jako řadič sběrnice – **busmaster** - a generovat signály, jimiž je sběrnice řízena,
Poznámka: ve sběrnici ISA to byly pouze dva prvky: **řadič sběrnice** – coby nástroj procesoru a **řadič DMA**.

Základní princip komunikace přes sběrnici PCI

- Vztah mezi komponentami, které se na přenosu podílejí: **MASTER** (řídí přenos)/ **SLAVE** (podřízené zařízení).
MASTER – iniciátor, SLAVE – cíl (Target)
- Přenosy jsou realizovány zásadně jako tzv. Burst přenosy (blokové přenosy).
- Sestávají z **přenosu adresy** a následně **násobného přenosu dat**, výsledkem je omezení režie (jedna adresa – více dat) – výrazný trend.
- Přenosy do paměti nebo registrů podle zadané adresy (Memory Address Space, I/O Address Space).

Systemová sběrnice – skupiny signálů

- Ve sběrnici budeme hledat/rozlišovat tyto skupiny signálů:
 - Adresa a data
 - Řízení rozhraní
 - Kontrola chyb přenosu
 - Řízení přenosu
 - Systemové signály
 - Obsluha přerušení
 - Správa napájení
 - Řízení kontroly
 - Řízení širší verze rozhraní
 - Prostředky pro diagnostiku počítače
- **Realita: různé verze/specifikace nabízejí postupně naplnění jednotlivých funkcí.**

Základní signály

- Při přenosech hrají klíčovou roli tyto 3 signály (bude zmínka dále):

FRAME#: je generován **MASTERem** a indikuje začátek a konec transakce (časové vymezení operace na sběrnici).

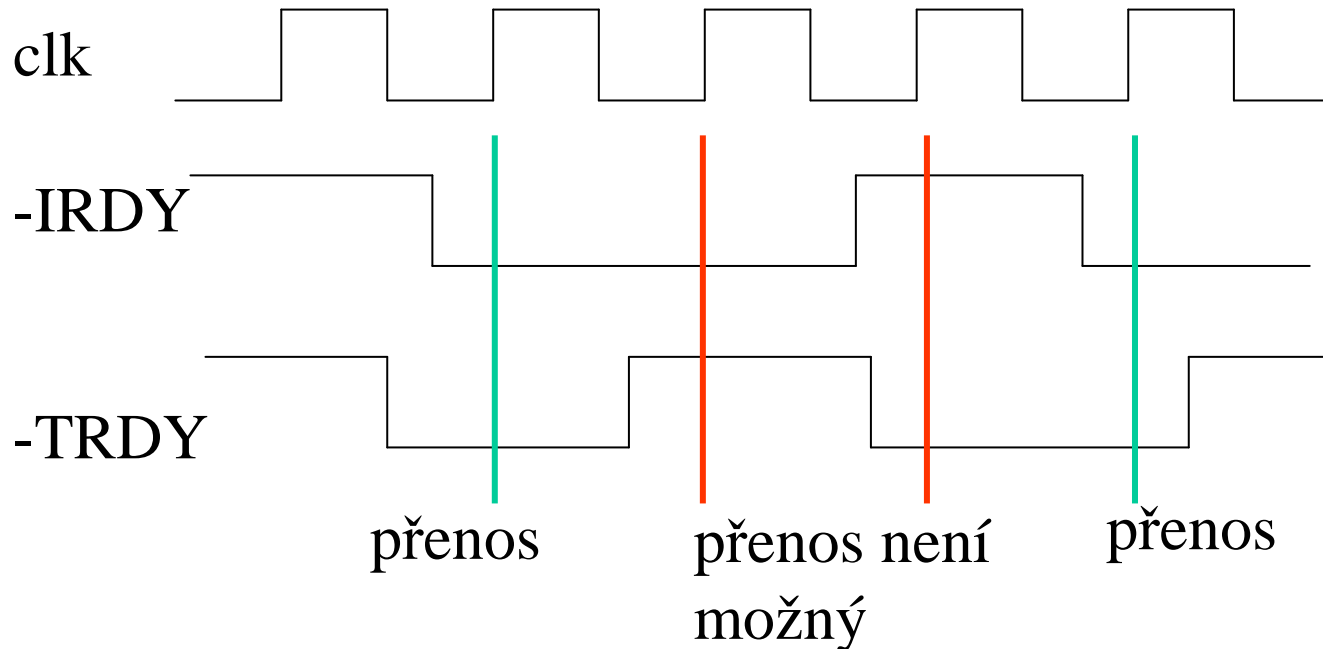
IRDY#: je generován iniciátorem (**MASTERem**), indikuje se, že iniciátor je připraven přenášet data,

TRDY#: je generován cílem, indikuje se jím, že iniciátor je připraven přenášet data.

- Signály **IRDY** a **TRDY** umožňují využívat ve sběrnici PCI techniku čekacích stavů takto:

pokud není některý z nich připraven, není aktuální hranou synchronizačního signálu realizován přenos.

Základní časový diagram - přenosy



Podmínka realizace přenosu: IRDY, TRDY jsou aktivní, následná hrana clk.

Jeden ze signálů IRDY, TRDY není aktivní – **vložení čekacího stavu** do komunikace.

Skupina signálů „Systémové signály“

- funkce

- Do této skupiny signálů patří většinou **synchronizace a nulování**.
- Synchronizace: v počítači je zdroj synchronizačních pulsů, ten je využíván většinou k synchronizaci datových přenosů.
 - pro různé účely jsou ze základního kmitočtu získány dělením kmitočty jiné a ty různě využívány.
 - systémová sběrnice je vhodným prostředkem pro jejich rozvod.
- Nulování: musí být k dispozici možnost uvést „vše“ do výchozího stavu.
- Uvedení klienta sběrnice (řadič PZ) do výchozího stavu – po vzniku chyby, která není např. řešitelná pouze vynulováním registrů klienta.

Systemové signály ve sběrnici PCI

- **CLK** - je vstupní signál všech komponent počítače, s nimiž se komunikuje přes sběrnici PCI.
Specifikace 1.0: 1 – 16|MHz
Specifikace 2.1 – 0 – 33|MHz
- Dnešní rozsah: 0 – 66 MHz
- PCI-X: podpora 100 a 133 MHz.

- **RST#** - asynchronní vstupní signál využívaný u všech členů sběrnice PCI k převedení konfiguračních registrů a budičů signálů PCI do výchozího stavu (= inicializace bitových hodnot).
- Přejchod RST# na úroveň L:
všechny výstupní asynchronní třístavové signály přejdou do stavu vysoké impedance,
signály s otevřeným kolektorovým výstupem (SERR#) přejdou na vysokou úroveň.

Skupina signálů „adresa a data“ - funkce

- Základní funkce systémové sběrnice jsou přenosy dat do adresovaných prvků – registrů a pamětí => sběrnice musí být pro tyto účely vybavena takto:
 - pro data jsou samostatné signály, totéž platí pro adresu,
 - pro oba typy informace existuje jedna sada signálů, ty jsou sdíleny.
- Druhý případ: musíme se zabývat otázkou, jak je na sběrnici rozlišen typ informace přítomné v daném okamžiku na sběrnici.
- Možnosti:
 - identifikační signál rozlišující typ informace,
 - rozlišení časové.
- Možnost přenosu přes sběrnici v obou směrech.
- Zajištění informace proti chybám (detekce/oprava)

Adresa a data ve sběrnici PCI

AD[31:00]

- AD[31:00] je obousměrná sběrnice opatřena třístavovými vstupy/výstupy pro multiplexní provoz - přepíná mezi datovými a adresovými přenosy (sdílená sběrnice).
- Přes tyto signály jsou přenášeny v časovém multiplexu **adresa a data**.
- Datová operace sestává z **adresové fáze** a **datové fáze**.
- Dvoufázový přenos: Nejprve se přenášejí v jedné až dvou (64 bitový přenos) subfázích adresy, následuje jedna nebo více subfází přenosu dat (burst).
- Datová fáze - přenos 4 slabik: AD[31:24] je MSB (most significant byte) a AD[07:00] LSB (least significant byte).
- Přenos dat probíhá po tu dobu, pokud jsou IRDY# nebo TRDY# aktivní, okamžik přenosu je vymezen synchronizačním pulsem.

Další signály patřící k adresové a datové části

- Čtyřbitová sběrnice **C/BE[3:0]#**:
posílá se příkaz (C) nebo specifikace platnosti slabily (BE – byte enable).
- **PAR** (parita)
Lichá parita přes signály **AD[31:00]** a **C/BE[3:0]#** => možnost detekovat chyby přenášených adres a dat.
- Shrnutí role signálů „**adresa/data**“:
Přenos adres a dat přes sběrnici, vymezení platnosti částí přenášené informace, zajištění této informace paritou.
- Důvody pro sdílení: šířka sběrnice a její obtížná fyzická realizace.

Skupina signálů „Řízení rozhraní“ - funkce

- Musí být možnost deklarovat připravenost komunikujících zařízení – respektovat jejich různou rychlost.
- Vymezit začátek a konec transakce (jinak než např.přenosem dohodnutého počtu dat).
- Možnost „tvrdého“ ukončení transakce.
- Indikace „nepoužitelnosti“ nadřazeného systémového zařízení.

Signály „Řízení rozhraní“ ve sběrnici PCI

- **FRAME#**

Indikace začátku transakce - pokud je aktivní, transakce pokračuje.

Přechod signálu do neaktivního stavu – ukončení transakce.

- **IRDY#**

Indikace připravenosti iniciátora (master) ke komunikaci.

- **TRDY#**

Indikace připravenosti cíle (vybraného zařízení) ke komunikaci.

Signály „Řízení rozhraní“ ve sběrnici PCI - pokračování

- **STOP#**

Cíl žádá ukončení transakce (řešení kritických situací).

Kritické situace – měly by být definovány, pro konkrétní řadič PZ mohou mít jisté modifikace.

Pozn.: Iniciátor ukončuje komunikaci deaktivováním signálu **FRAME**.

- **LOCK#**

Zablokování PCI mostu pro následné další transakce.

Může být generován pouze PCI mostem, tento most pak nemůže být využíván jinými PCI klienty.

- **DEVSEL#**

Zařízení rozpoznalo, že adresa, která je na sběrnici, je jeho adresou (adresou jeho prvku) a odpovídá tímto signálem.

Využití signálu „STOP“

- Řešení kritických situací – ve sběrnici musí být prostředky pro řešení – např. „cíl“ není schopen provést příkaz z důvodu poruchy nebo nepodporuje tento příkaz.

Jiná situace: přenos byl zařazen, zařízení nemůže přijmout data.

„Cíl“ není schopen dodat včas data – nedodržení předepsaných časových intervalů.

Tento stav musí být nějak reflektován v informaci o chybě – stavová slabika, či slabiky závad (obecné řešení).

Skupina signálů „Řízení přidělování sběrnice“ - funkce

- Signály, jimiž PCI klienti žádají o přidělení sběrnice a jsou o přidělení sběrnice informováni.
- Ve sběrnici musí takové signály být k dispozici vždy, kdy jednotlivá zařízení (PCI klienti) budou soupeřit o přidělení sběrnice.
- Ve sběrnici musí být komponenta, která signály o přidělení sběrnice přijímá a pak o přidělení sběrnice rozhoduje – následně pak vyšle signál o přidělení sběrnice.
- To je klasické schéma, které přesně odpovídá jednomu ze tří dříve uvedených principů.

Skupina signálů „Řízení přidělování sběrnice“ ve sběrnici PCI

- **REQ#**

PCI klient indikuje, že potřebuje sběrnici a tímto signálem o to žádá.

O přidělení sběrnice rozhoduje severní most (northbridge) – někdy označován jako supermaster a na základě rozhodnutí vrací signál **GNT#**.

- **GNT#**

Supermaster (northbridge) hlásí PCI klientovi, že mu byla sběrnice přidělena.

- Toto schéma odpovídá schématu „žádost – přiděleno“ – už známe.

Skupina signálů „Chybová hlášení“ - funkce

- Sběrnice musí být vybavena prostředky na to, aby její klienti mohli sběrnici využít k hlášení o svém stavu.
- Měl by ve sběrnici existovat souhrnný signál o chybě/poruše, který mohou klienti využívat.
- Typy hlášení:
Chyba v datových cestách vzniklá při přenosu přes sběrnici.
Porucha zařízení (poruchy napájecích napětí, poruchy důležitých prvků).
- Je věcí konkrétního klienta (řadiče PZ), jak možnosti nabízené sběrnici, využije.
- Realizace signálu o chybě parity - samostatný vodič ve sběrnici?
- Je informace o chybě parity součástí nějakého adresovaného registru, jehož obsah se přenáší přes sběrnici.

Skupina signálů „Chybová hlášení“ ve sběrnici PCI

- **PERR#** (Parity ERRor)

Tento signál je nastaven, pokud při přenosu dat dojde k chybě parity.

Je generován přijímací stranou dva hodinové cykly po přijetí dat, trvá jeden hodinový cyklus.

- **SERR#** (System ERRor)

Souhrnná informace o problémech na straně PCI klienta (chyba parity adresy, chyba parity dat,).

- Jeho předání je výsledkem příkazu **Special Cycle**.

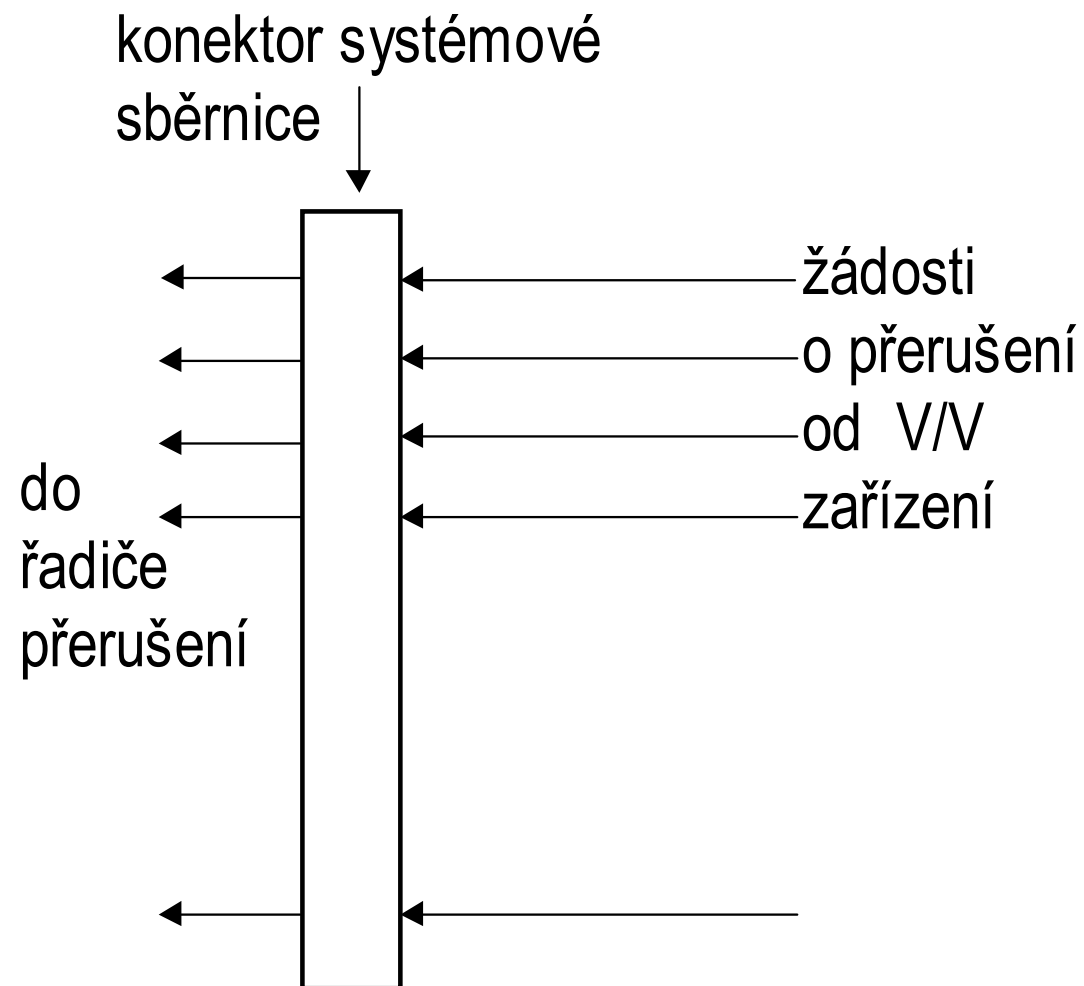
Skupina signálů „Žádosti o přerušení“ - funkce

- Rozlišit, zda jde o přerušení spouštěná hranou/úrovní.
- Přerušení spouštěná hranou – sběrnice ISA.
 - Detekování žádosti o přerušení a její následná obsluha jsou spouštěny hranou žádosti o přerušení (nástupnou nebo sestupnou).
 - Generování žádosti o přerušení - přechod PZ ze stavu "provádění periferní operace" do stavu "periferní operace skončila".
 - Každá žádost o přerušení je vedena do počítače přes svůj vlastní a nesdílený kontakt v konektoru systémové sběrnice.
 - Každému přerušení je přidělen vlastní a jednoznačný vektor přerušení.

Přerušeni spouštěná hranou - pokračování

- Každý vektor přerušeni identifikuje jednoznačně obslužnou rutinu přerušeni, která bude spuštěna => pro každé zařízení a s ním spojené přerušeni existuje jedna obslužná rutina.
 - Součástí obslužné rutiny přerušeni nemusí být procedura, která zjišťuje, které zařízení žádalo o přerušeni - identifikace je dána jednoznačně číslem přerušeni v systémové sběrnici.
 - Nevýhoda: počet připojitelných zařízení je omezený, je dán počtem signálů "žádost o přerušeni" v systémové sběrnici.

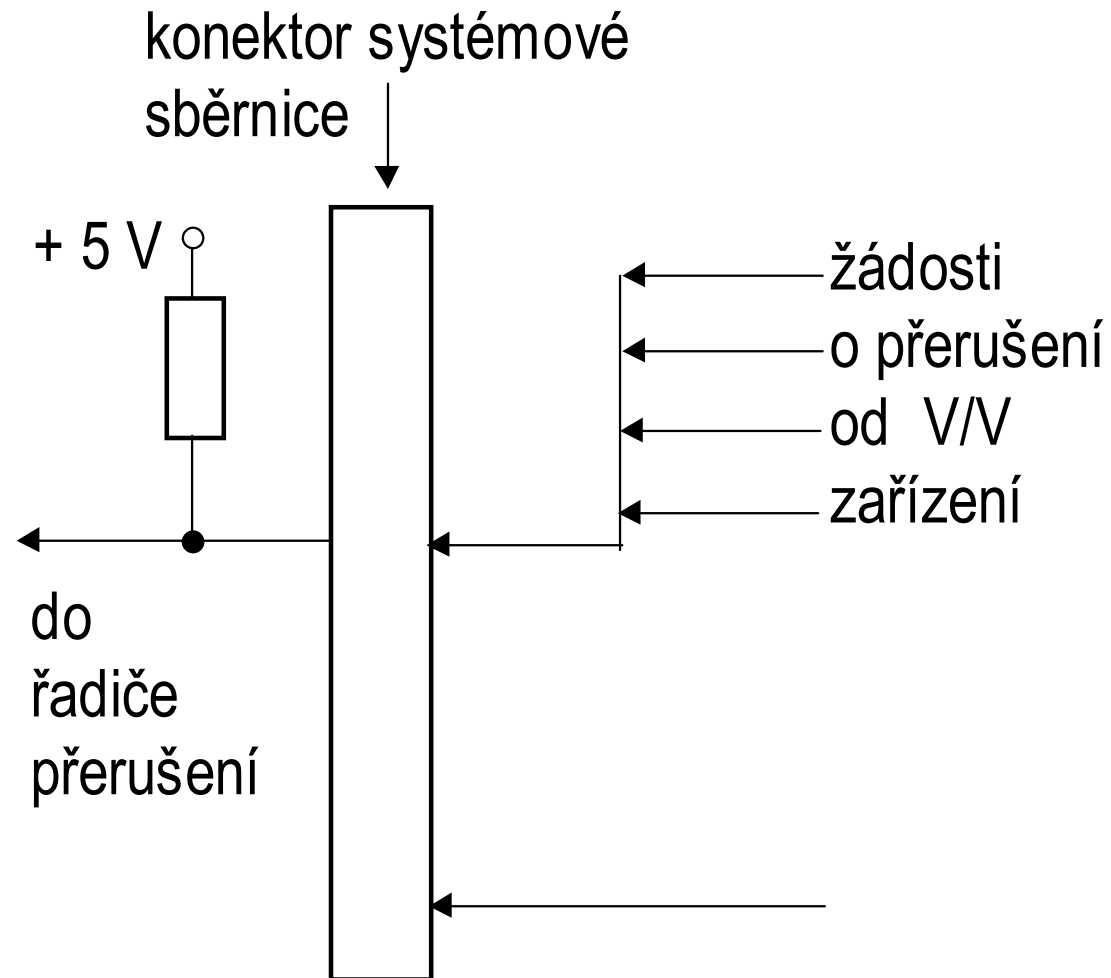
Přerušení spouštěná hranou - pokračování



Přerušeni spouštěná úroveň

- Více zařízení generuje žádost o přerušeni do jednoho signálu systémové sběrnice.
- Generování žádosti - signál na tomto vodiči jde do "0" (na nízkou úroveň).
- Ve všech zařízeních, která takto generují žádost o přerušeni, je tento signál realizován jako "výstup s otevřeným kolektorem".
- Společný vodič musí být buzen přes odpor definované hodnoty z +5V - zajištění klidové hodnoty.
- Takto "spojené" žádosti o přerušeni mají společný vektor přerušeni => obslužná rutina přerušeni musí nejprve zjistit, které ze zařízení žádalo o přerušeni, např. z informace o stavu.

Přerušeni spouštěná úroveň - pokračování



Skupina signálů „Žádosti o přerušeni“ ve sběrnici PCI

- **INTA#**
Použitelné pro jednoduché zařízení (pouze jedno zařízení, jedno přerušeni).
- **INTB#**
Použitelné pro multifunkční zařízení, tzn. takové, do něhož je integrováno více nezávislých funkcí, každá se svým vlastním konfiguračním prostorem.
- **INTC#**
Použitelné pro multifunkční zařízení.
- **INTD#**
Použitelné pro multifunkční zařízení.

Skupina signálů „Rozšíření sběrnice“ - funkce

- V situaci, kdy existují různé možnosti volby šířky přenášených dat, je nutné, aby se účastníci dohodli na tom, v jaké šířce se bude přenášet.
- Jiná možnost (rozšíření ze 32 bitové adresové sběrnice na 64 bitů: 32 bitová adresová sběrnice – přenosy adresy se odehrají ve dvou fázích (vyšší režie).

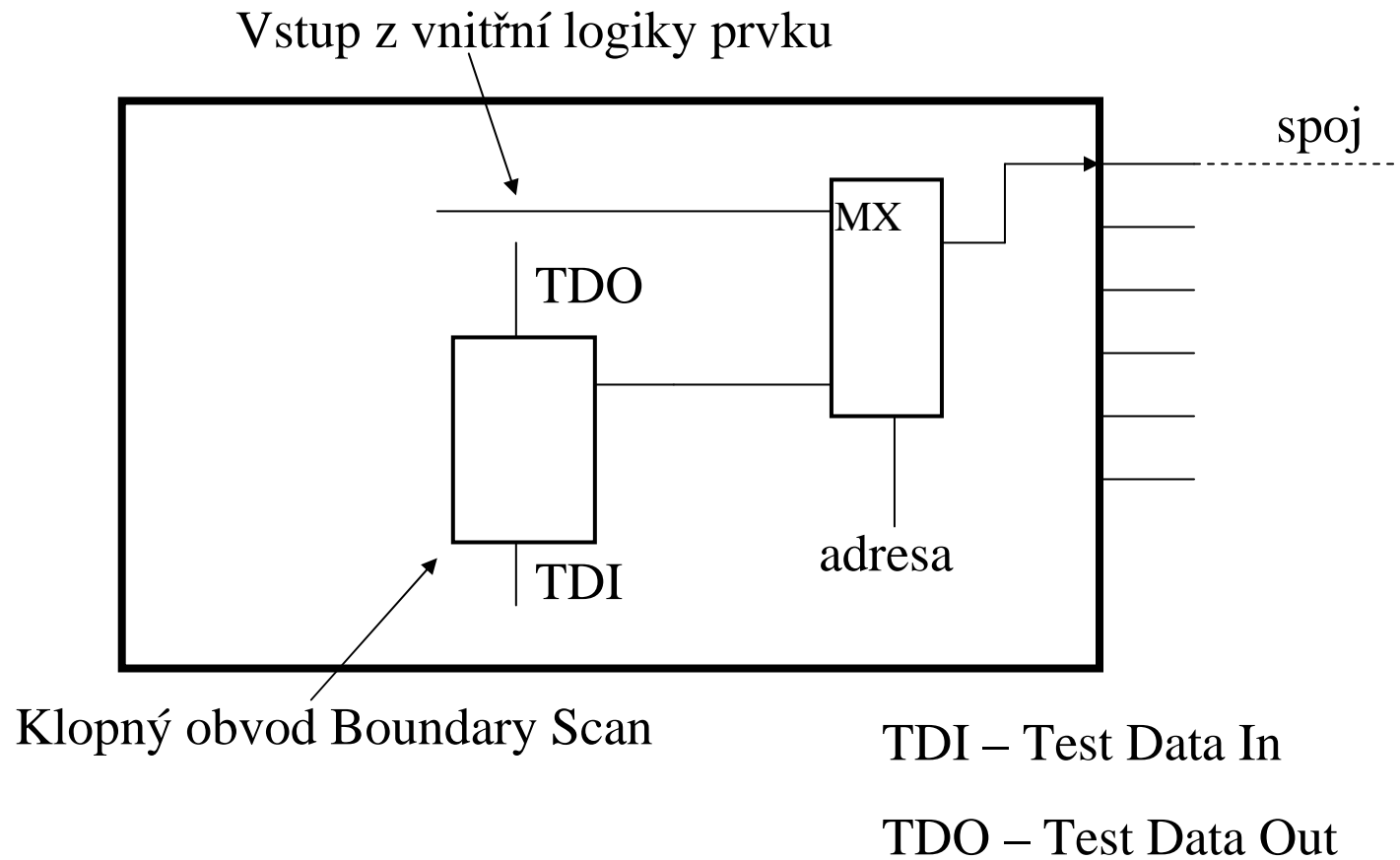
Skupina signálů „Rozšíření sběrnice“ ve sběrnici PCI

- Důvody pro rozšíření: vyšší rychlost sběrnice
- **REQ64#** - požadavek na 64 bitový přenos generovaný iniciátorem.
- **ACK64#** - potvrzení generované cílem – možnost přenášet 64 bitů.
- **AD[63:32]** - dalších 32 bitů adresy a dat (delší konektor).
- **C/BE[7:4]** - platnost čtyř slabik sběrnice adresy a dat.
- **PAR64** - parita k bitům AD[63:32] a C/BE[7:4].

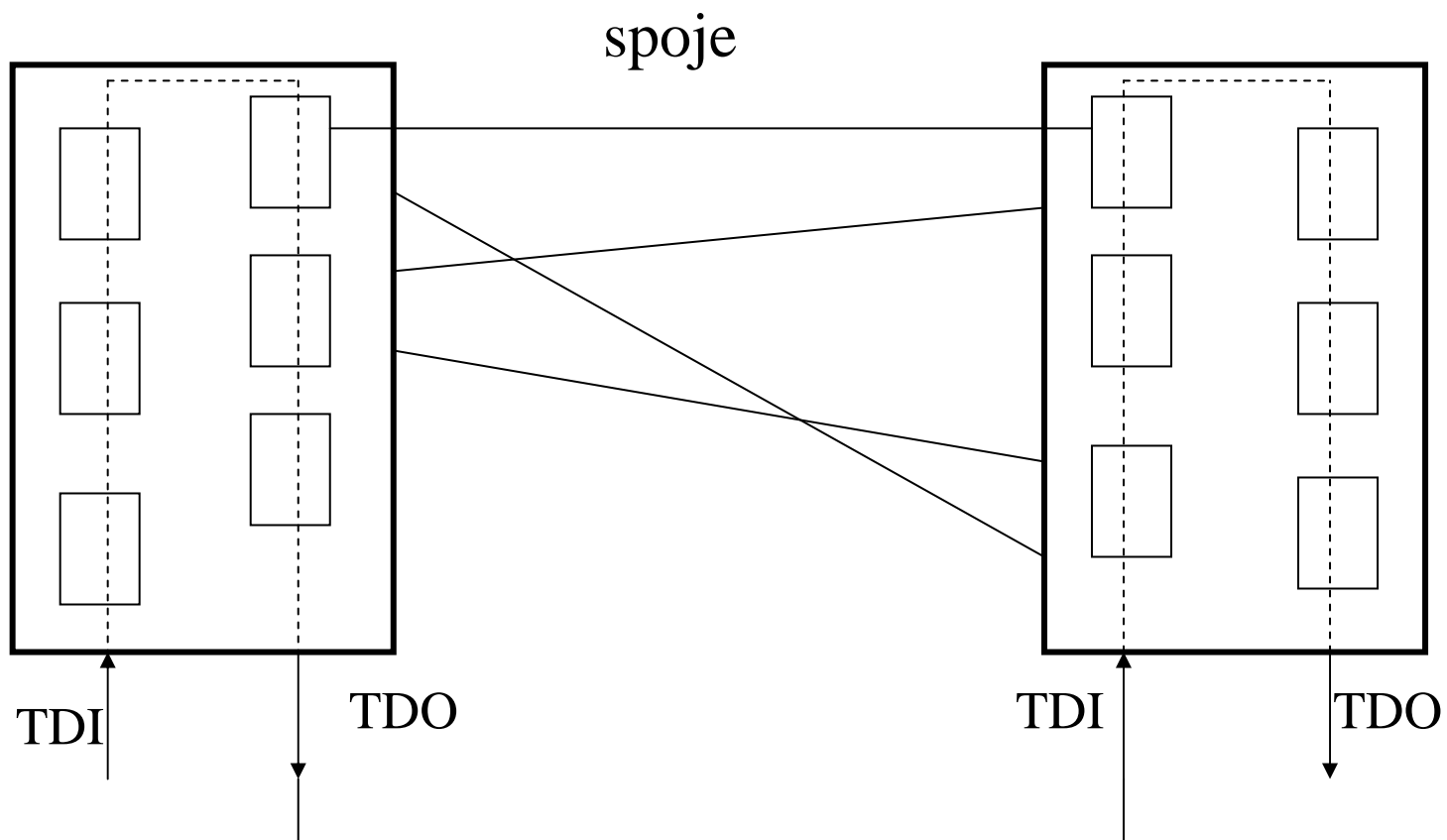
Skupina signálů „Testování počítače“ - funkce

- Firma Intel začala své procesory (počínaje I80486) a podpůrné obvody vybavovat prostředky pro aplikaci metody Boundary Scan (podle JTAG).
- Boundary Scan – vybavení prvků zabudovaných do desky tak, aby bylo možné testovat spoje mezi prvky.
- Alternativa českého překladu – „test rozhraní“
- Nutnost řídit test centrálním prvkem umístěným na základní desce => **bylo nutné vybavit systémovou sběrnice prostředky pro aplikaci testu spojů.**

Princip metody Boundary Scan



Princip metody Boundary Scan - pokračování



Princip metody Boundary Scan - pokračování

- Všechny paměťové prvky jsou v režimu „test“ propojeny do posuvného registru, o němž platí:
 - je možné do něj vložit libovolnou binární posloupnost – testovací vektor,
 - je možné jeho obsah (odezvu na testovací vektor) sériově přenést na výstup TDO.
- Každý prvek libovolné úrovně (integrované obvody, desky s logikou) je vybaven vstupy TDI a TDO => **musí tak být vybavena i systémová sběrnice, aby bylo možné s posuvným registrem manipulovat ze strany systémové desky (procesoru).**

Skupina signálů „Testování počítače“ ve sběrnici PCI

- Volitelné (optional) vybavení.
- Pokud je součástí návrhu PCI klienta (řadiče PZ), pak musí splňovat normu **IEEE Standard 1149.1**.
- Pokud je PCI klient takto vybaven, pak se usnadní výrazným způsobem testování obvodů PCI klienta – především test spojů.
- Výsledek: PCI klient, s nímž procesor komunikuje přes sběrnici PCI, je testovatelný ze strany procesoru (spoje realizované desce PCI klienta) – aplikaci testu je možné ze strany procesoru řídit a test vyhodnocovat.

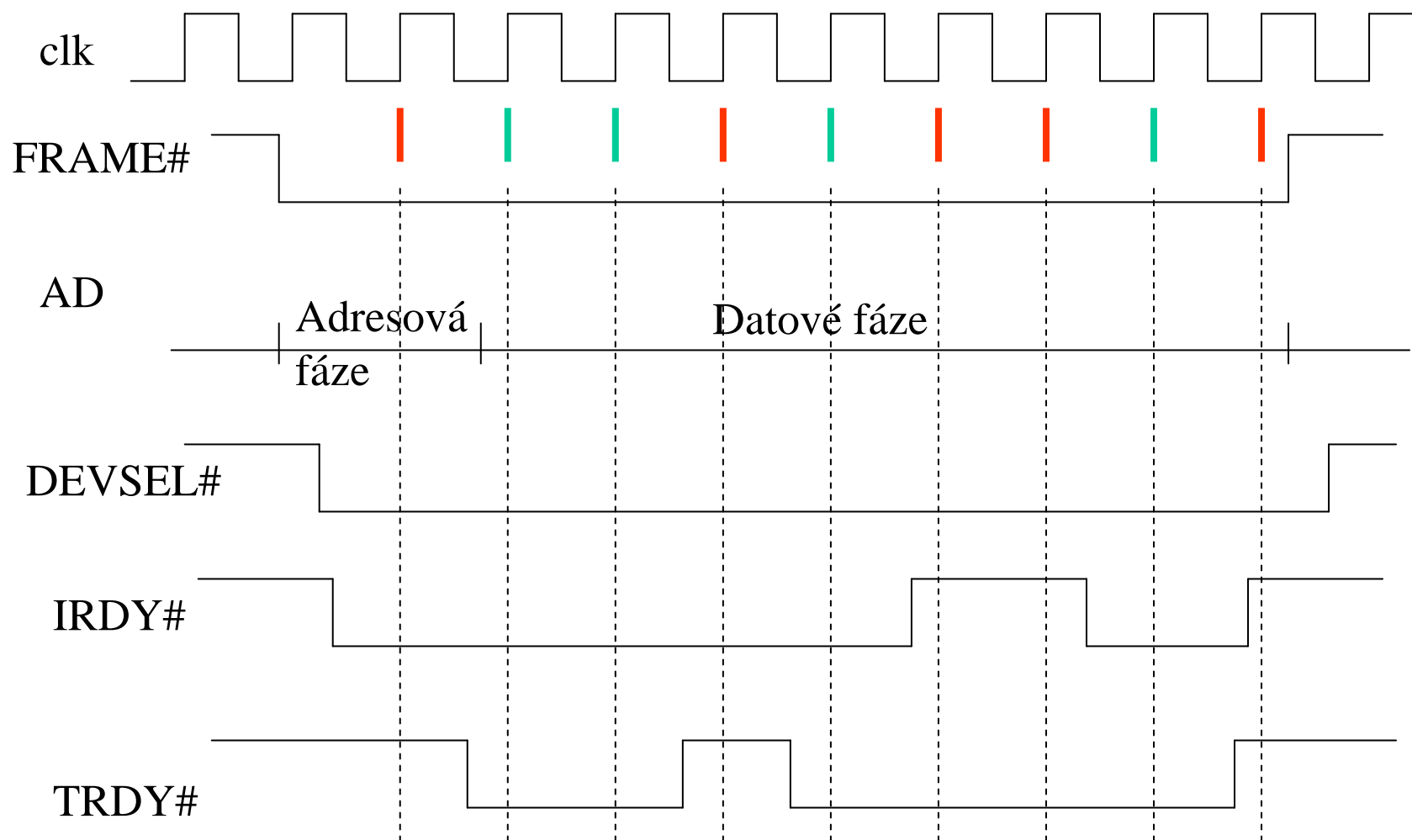
Skupina signálů „Testování počítače“ ve sběrnici PCI

- **TCK** - Test Clock – synchronizace procesu vkládání diagnostických dat do registrů (přes vstup TDI) a čtení odezev (přes výstup TDO)
- **TDI** - Test Data In – vstup, přes nějž se vkládají obsahy registrů (testovací vektory pro test spojů) tvořících registr scan.
- **TDO** - Test Data Out – výstup, přes nějž se čtou odezvy na testovací vektory vložené do posuvného registru při aplikaci testu.
- **TMS** - Test Mode Select – řízení řadiče (automatu), který řídí aplikaci testu spojů (v terminologii Boundary Scan označovaný jako TAP controller).
- **TRST#** - Test Reset – asynchronní inicializace řadiče.
- **TAP** (Test Access Port): termín, který pokrývá všech 5 signálů tvořících rozhraní pro aplikaci testu přes Boundary Scan

Skupina signálů „JTAG/Boundary Scan“ ve sběrnici PCI

- Shrnutí role signálů „JTAG/Boundary Scan“:
 - Při dnešní složitosti obvodů a úrovni jejich integrace je nutné jednotlivé komponenty vybavovat tak, aby bylo možné je testovat.
 - Obvody, které nebudou takto vybaveny, nemají dokonce dnes šanci na výrazný obchodní úspěch.
 - Systémová sběrnice musí poskytovat podporu pro diagnostické vybavení komponent ve sběrnici a musí nabízet její využití.
- **Závěr: sběrnice PCI je první systémovou sběrnicí, která je takto vybavena a umožňuje aplikovat test spojů PCI klientů.**

Základní rámeček komunikace přes sběrnici PCI



Komentář k časovému diagramu

- Operace na sběrnici PCI sestávají ze dvou fází: **adresové** a **datové**.
- Adresová fáze: iniciátor vystaví na sběrnici adresu prvku, do něhož hodlá zapisovat data. Je to adresa např. registru.
- Jeden z cílů rozpozná, že na sběrnici je vystavena adresa některého z jeho vnitřních prvků a odpoví signálem DEVSEL.
- Pokud jsou oba účastníci schopni komunikovat, indikují to signály IRDY, TRDY. Stavem těchto signálů je podmíněna realizace přenosů synchronizačními pulsy clk.
- Během datové fáze se realizují násobné přenosy dat, takže se sníží režie.